

БЛОК УПРАВЛЕНИЯ ВЫСОКОСКОРОСТНЫМ ОПТИЧЕСКИМ CMOS-СЕНСОРОМ CMV2000 НА ОСНОВЕ ПЛИС FPGA

И. К. Рябченко, В. И. Иордан

ФГБОУ ВПО «Алтайский государственный университет»,
г. Барнаул

В статье описывается алгоритм работы блока управления видеосенсором CMV2000 в составе высокоскоростной интеллектуальной видеокамеры на базе ПЛИС FPGA. Приведены основные формулы для расчета параметров режимов работы видеосенсора.

Ключевые слова: CMOS-видеосенсор, встраиваемое программное обеспечение в ПЛИС FPGA, высокоскоростная видеокамера.

В связи с активным развитием высокоскоростных оптических видеосенсоров, они начинают активно применяться, в первую очередь, в науке и промышленности.

Одним из устройств, в составе которого применяется высокоскоростной оптический видеосенсор, является интеллектуальная цифровая видеокамера для высокоскоростной регистрации и обработки потока изображений быстропротекающих процессов движения самосветящихся объектов [1], регистрация изображений в которой осуществляется с помощью CMOS-видеосенсора CMV2000.

Видеосенсор CMV2000 представляет собой высокоскоростной CMOS-видеосенсор разрешением 2048x1088 пикселей, предназначенный для применения в системах регистрации и обработки оптической информации [2]. Структурная схема видеосенсора приведена на рисунке 1.

Управляющие сигналы

Сигнал от видеосенсора поступает по 16 цифровым LVDS каналам. Каждый канал способен передавать информацию со скоростью до 480 Мбит/сек, что позволяет передавать до 340 кадров/сек с разрядностью 10 бит на пиксель и до 280 кадров/сек с разрядностью 12 бит на пиксель при полном разрешении кадра (2048x1088). Управление видеосенсором осуществляется через последовательный SPI-интерфейс и линии синхронизации CLK_IN, LVDS_CLK_N/P и FRAME_REQ.

Тактовые сигналы CLK_IN и LVDS_CLK_N/P задаются блоком управления, реализованного на основе ПЛИС видеокамеры. Линия LVDS_CLK_N/P задает частоту

выходного сигнала по интерфейсу LVDS и тактируется от встроенного в ПЛИС FPGA PLL, частота которого стабилизируется внешним кварцевым резонатором [3]. В свою очередь, частота такого сигнала на линии CLK_IN должна быть в 10 раз меньше частоты сигнала на линии LVDS_CLK_N/P при работе видеосенсора в 10-битном режиме и в 12 раз меньше при работе видеосенсора в 12-битном режиме.

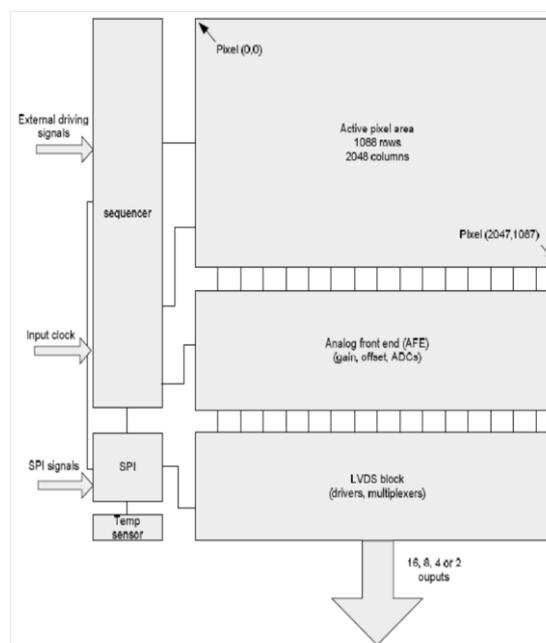


Рисунок 1 – Структурная схема видеосенсора CMV2000

Линия CLK_IN тактируется от делителя, коэффициент деления которого меняется в соответствии с выбранным режимом работы.

БЛОК УПРАВЛЕНИЯ ВЫСОКОСКОРОСТНЫМ ОПТИЧЕСКИМ CMOS-СЕНСОРОМ CMV2000 НА ОСНОВЕ ПЛИС FPGA

Полное время передачи кадра рассчитывается по формуле:

$$t = FOT + IRT \quad (1)$$

где:
FOT (*frame overhead time*) – время на подготовку кадра к передаче;
IRT (*image readout time*) – время на передачу кадра.

Время на подготовку кадра на передачу рассчитывается по формуле:

$$FOT = \frac{129 * \left(FRV + \frac{2 * 16}{LVDS_CNT} \right)}{CLK_IN} \quad (2)$$

где:
FRV – параметр, зависящий от установленного режима работы видеосенсора;
LVDS_CNT – количество используемых LVDS-каналов передачи данных;
CLK_IN – частота тактового сигнала на входе CLK_IN.

Время на передачу кадра рассчитывается по формуле:

$$IRT = \frac{129 * 16 * N_LINES}{LVDS_CNT * CLK_IN} \quad (3)$$

где:
N_LINES – количество передаваемых строк изображения;
LVDS_CNT – количество используемых LVDS-каналов передачи данных;
CLK_IN – частота тактового сигнала на входе CLK_IN.

При максимальной частоте тактового сигнала на линии LVDS_CLK_N/P 480 МГц и разрядности данных 10 бит, от ПЛИС на вход CLK_IN подается сигнал с частотой 48 МГц, при этом полное время на передачу кадра изображения с разрешением 2048x1088 составляет 2,951 мс, что соответствует 340 кадрам/сек, полное время на передачу изображения с разрешением 2048x544 равно 1,492 мс, что составляет 670 кадров/сек.

Отметим, что экспозиция кадра происходит одновременно с передачей предыдущего кадра, поэтому время экспозиции не входит в полное время передачи кадра (рис 2).

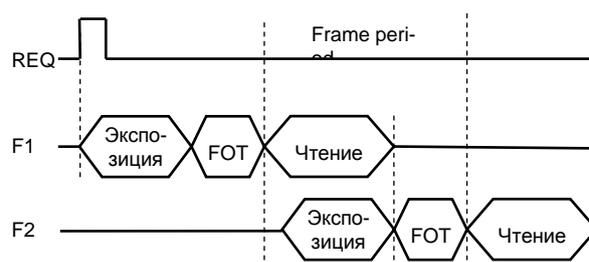


Рисунок 2 – Временная диаграмма процесса передачи одного кадра изображения

Сигнал на линии FRAME_REQ запускает передачу кадров.

Конфигурирование видеосенсора

Конфигурирование видеосенсора осуществляется через интерфейс SPI путем изменения значений в регистрах контроллера видеосенсора. Для записи данных в регистр необходимо передать в SPI-интерфейс бит со значением 1, затем 7 бит адреса и 8 бит данных. Для чтения данных необходимо передать в SPI-интерфейс бит со значением 0, затем 7 бит адреса и на выходе SPI_OUT прочитать 8-битный ответ со значением регистра. Перед запуском передачи кадров, необходимо настроить режим работы видеосенсора, время экспозиции кадра и параметры передачи данных.

Режим работы видеосенсора задает параметры сканирования матрицы пикселей. CMV2000 поддерживает большое количество различных режимов сканирования матрицы пикселей, в видеокамере используются два из них: построчное сканирование матрицы в полном разрешении и чересстрочное сканирование с прореживанием через одну строку.

Для настройки видеосенсора в режиме построчного однооконного сканирования матрицы (рисунок 3), необходимо в 16-разрядный регистр START1 с адресами 0x03-0x04 записать номер строки, с которой видеосенсор начинает сканирование матрицы пикселей, а в регистр NUMBER_LINES с адресами 0x01-0x02 – количество сканируемых строк. Для полного сканирования всей матрицы необходимо в регистре start1 задать значение 0, а в регистре NUMBER_LINES – 1088.

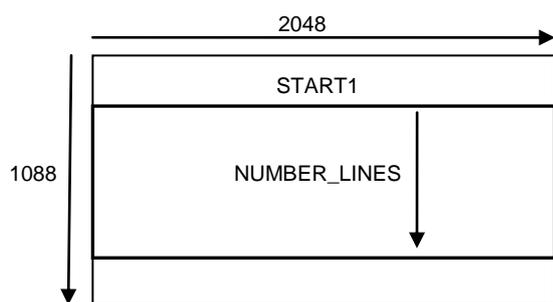


Рисунок 3 – Построчное сканирование матрицы пикселей

Для настройки видеосенсора в режиме чересстрочного сканирования (рисунок 4) необходимо в регистр NUMBER_LINES с адресами 0x01-0x02 записать количество сканируемых строк, в регистр SUB_S с адресами 0x23-0x24 записать количество пропускаемых строк, а в регистре SUB_A с адресами 0x25-0x26 продублировать значение из регистра SUB_S. Для настройки видеосенсора в режиме чересстрочного сканирования с прореживанием через одну строку необходимо в регистр NUMBER_LINES записать значение 544, а в регистры SUB_S и SUB_A – значение 1.

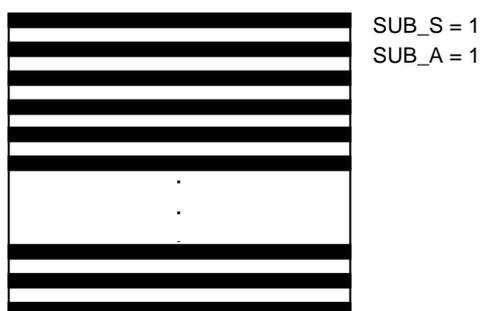


Рисунок 4 – Чересстрочное сканирование матрицы пикселей с прореживанием через одну строку.

Время экспозиции видеосенсора задается в 24-разрядном регистре EXP_TIME с адресами 0x2A-0x2C и вычисляется по формуле:

$$t = \frac{EXP_TIME * 129}{CLK_IN} \quad (4)$$

где:
EXP_TIME – значение регистра exp_time,

CLK_IN – частота тактового сигнала на входе CLK_IN.

В режиме полного построчного сканирования матрицы регистр EXP_TIME может принимать значения от 0 до 1098 (что соответствует времени экспозиции кадра 1,16 мкс, а время передачи кадра в этом режиме, равно 2,951 мс.). В режиме чересстрочного сканирования с прореживанием через одну строку регистр EXP_TIME может принимать значения от 0 до 555 (время передачи кадра 1,492 мс.).

Настройка параметров передачи данных задается с помощью регистров OUTPUT_MODE, BIT_MODE и ADC_RESOLUTION. Регистр OUTPUT_MODE с адресом 0x48 задает количество LVDS каналов, по которым передаются данные с видеосенсора, для передачи данных по 16-ти LVDS каналам в регистр OUTPUT_MODE необходимо записать значение 0. Регистр BIT_MODE с адресом 0x6F задает разрядность передаваемых данных, для передачи данных с разрешением 10 бит на пиксель в регистр BIT_MODE необходимо записать значение 1. Регистр ADC_RESOLUTION с адресом 0x70 задает разрядность данных, получаемых с АЦП, для разрядности 10 бит на пиксель в регистр ADC_RESOLUTION необходимо записать значение 0.

СПИСОК ЛИТЕРАТУРЫ

1. Постоев А.И., Иордан В.И., Соловьев А.А. Интеллектуальная цифровая фотокамера для высокоскоростной регистрации и обработки потока изображений быстропротекающих процессов движения самосветящихся объектов // Известия вузов. Физика. – 2012. – Т.55. – №9/2. – С. 176-180.
2. CMV2000 Datasheet [Электронный ресурс] / CMOSIS image sensors – Режим доступа: http://www.cmosis.com/products/standard_products/cm2000 по подписке, - Яз. англ.
3. Spartan-6 FPGA Datasheet [Электронный ресурс] / Xilinx – Режим доступа: http://www.xilinx.com/support/documentation/data_sheets/ds162.pdf свободный, - Яз. англ.

Рябченко Иван Константинович – программист, аспирант каф. вычислительной техники и электроники, тел.: (3852) 380-751, e-mail: ryabchenko.ivan@mail.ru; Иордан Владимир Иванович – к.ф.-м.н., доцент каф. вычислительной техники и электроники, тел. (3852) 380-751, e-mail: jordan@phys.asu.ru